

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **03-175518**

(43)Date of publication of application : 30.07.1991

(51)Int.Cl.

G06F 3/00
G06F 3/02
H03K 19/0175

(21)Application number : 01-316013

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 04.12.1989

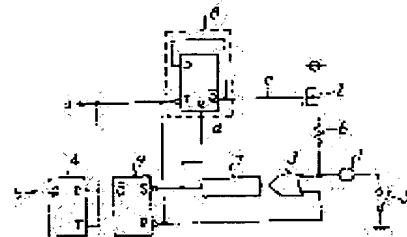
(72)Inventor : MORIMI YOICHI

(54) INPUT CIRCUIT

(57)Abstract:

PURPOSE: To reduce the current consumption by controlling the connection between a power source and a pull-up resistance to limit the pull-up time at the time of switch-off.

CONSTITUTION: A one shot circuit 7 which receives the output of a two-input OR circuit 3 to generate a pulse for a certain time, a toggle circuit 8 which has the output inverted in accordance with a timing signal and is reset by the output of the one shot circuit 7, and an RS-FF 9 which is set by the output of the one shot circuit 7 are provided, and further, a switch input detecting circuit 2 is provided, and the toggle circuit 8 is reset by the output of this circuit 2 to disconnect a pull-up resistance 6 from the power source. Thus, an input circuit with the pull-up resistance is obtained where the time of connection between the pull-up resistance 6 and the power source is limited to reduce the current consumption.



THIS PAGE BLANK (USPTO)

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-175518

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)7月30日

G 06 F 3/00
3/02
H 03 K 19/0175

R 7629-5B
A 7530-5B

8941-5J H 03 K 19/00 1 0 1 K

審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 入力回路

⑮ 特 願 平1-316013

⑯ 出 願 平1(1989)12月4日

⑰ 発 明 者 森 見 洋 一 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑱ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑲ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

入力回路

2. 特許請求の範囲

抵抗を周期的に入力端子と電源に接続し入力を検出する検出手段を設け、入力検出時、上記抵抗を切る手段を有したことを特徴とする入力回路。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は入力端子をダイナミックにプルアップするマイクロコンピュータの入力回路に関するものである。

(従来の技術)

第3図は従来の入力回路の回路図で、図において、(1)はマイクロコンピュータの入力端子、(2)はPチャンネルトランジスタ(以下PT rと称す)、(3)は入力端子(1)とPT r(2)のゲート信号が入力される2入力OR回路、(4)は2入力OR回路(3)の出力をPT r(2)のゲート信号でラッチするD-F F回路、(5)は入力端子(1)とグラウンドに接続されたス

イッチ、(6)は入力端子(1)とPT r(2)に接続される抵抗である。

次に動作について説明する。

周期的な信号aがタイミング発生回路(図示せず)よりPT r(2)、2入力OR回路(3)、D-F F(4)に入力される。スイッチ(5)がオフの場合に、信号(a)がLの時PT r(2)がオンC、電源と抵抗(6)がつながり入力端子(1)はHとなる。入力端子(1)のHが2入力OR回路(3)へ入力され、2入力OR回路(3)の出力はHとなる。D-F F(4)は2入力OR回路(3)の出力を信号(a)の立上がりエッジでラッチし、Hを出力する。信号(a)がHになると、PT r(2)はオフし抵抗(6)を電源から切りはなす。よって入力端子(1)はフローティング状態となる。スイッチ(5)がオンの場合、信号(a)がLの時、PT r(2)がオンし電源とグラウンドが抵抗(6)を介して接続され入力端子(1)はLとなる。入力端子(1)のLと、信号(a)のLが2入力OR回路(3)へ入力され、2入力OR回路(3)の出力はLとなる。D-F F(4)は2入力を信号(a)の立上がりエッジでラッチし、Lを出力する。以上

の動作を第4図の波形図に示す。

〔発明が解決しようとする課題〕

従来の入力回路は以上のように構成されていたので、スイッチがオンの場合、周期的に抵抗を介して電流が流れるため、電池駆動の用途において電池寿命が短くなるという問題点があった。

この発明は上記のような問題点を解消するためになされたもので、消費電流の少ないプルアップ抵抗付入力回路を得ることを目的とする。

〔課題を解決するための手段〕

この発明に係る入力回路は、スイッチ入力検出回路を設け、その出力でトグル回路をリセットして、プルアップ抵抗を電源から切りはなすようにしたものである。

〔作用〕

この発明における入力回路は、スイッチ入力検出時すぐにプルアップ抵抗を切り、プルアップ抵抗が電源とつながる時間を制限する。

〔実施例〕

以下、この発明の一実施例を図について説明す

る。第1図において、(7)は2入力OR回路(3)の出力を受け、一定時間パルスが発生するワンショット回路、(8)はタイミング信号に従って出力が反転、ワンショット回路(7)の出力でリセットされるトグル回路、(9)はワンショット回路(7)の出力でセットされるRS-FFである。なお、図中符号(1)～(6)は前記従来のものと同一につき説明は省略する。

次に動作について説明する。

周期的な信号(4)がタイミング発生回路(図示せず)によりD-FF(4)、トグル回路(8)に入力される。トグル回路(8)は信号(4)の立下りで出力が反転する。スイッチ(5)がオフの場合に、信号(4)がLの時、PTR(2)がオンし、電源と抵抗(6)がつながり入力端子(1)はHとなる。入力端子(1)のHが2入力OR回路(3)へ入力され、2入力OR回路(3)の出力はHとなる。RS-FF(9)はリセットされたままである。D-FF(4)はRS-FF回路(9)の出力信号(4)の立上がりエッジでラッチし、Hを出力する。信号(4)がHになるとPTR(2)はオフし、抵抗(6)を電源から切りはなされ、入力端子(1)はフローティ

ング状態となるが、信号(4)がHのため2入力OR回路(3)の出力はHのままである。次に、スイッチ(5)がオンの場合について説明する。信号(4)がLの時、PTR(2)がオンし、電源とグラウンドが抵抗(6)を介して接続され入力端子(1)はLとなる。入力端子(1)のLと、信号(4)のLが2入力OR回路(3)へ入力され、2入力OR回路(3)の出力はLとなる。ワンショット回路(7)は2入力OR回路(3)の出力Lを受けて一定時間Lを出力し、RS-FF(9)をセットする。D-FF(4)はRS-FF(9)の出力を信号(4)の立上がりエッジでラッチし、Lを出力する同時に信号(4)の立上がりでRS-FF(9)をリセットする。トグル回路(8)はワンショット回路の出力でリセットされ信号(4)がHになりPTR(2)がオフする。以上の動作を第2図の波形図に示す。

なお、上記実施例では電源とプルアップ抵抗(6)との接続を制御するPTR(2)と、プルアップ抵抗(6)を別々に設けた場合を示したが、抵抗の大きなPTR(2)だけでもよい。

〔発明の効果〕

以上のようにこの発明によれば、スイッチオン時、プルアップ時間を制限するように構成したので、消費電流を少なくできるという効果がある。

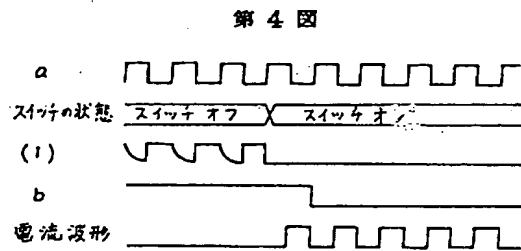
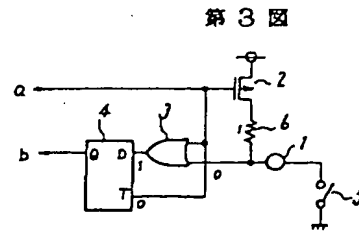
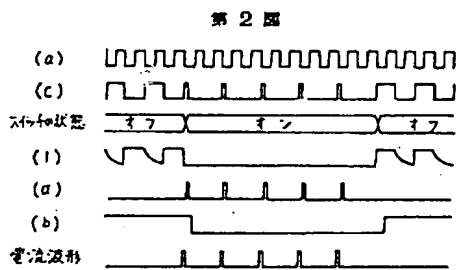
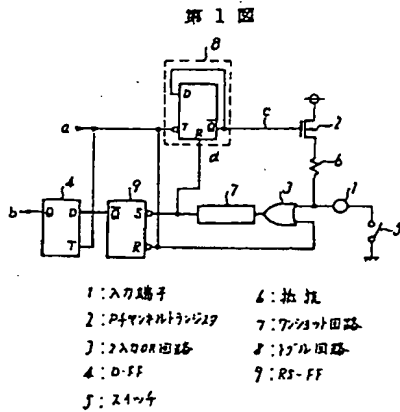
4. 図面の簡単な説明

第1図はこの発明の一実施例による入力回路の回路図、第2図は第1図の各回路の信号波形図、第3図は従来の入力回路の回路図、第4図は第3図の各回路波形図である。

図において、(1)は入力端子、(2)はPTR、(3)は2入力OR回路、(4)はD-FF、(5)はスイッチ、(6)は抵抗、(7)はワンショット回路、(8)はトグル回路、(9)はRS-FF回路を示す。

なお、図中、同一符号は同一、または相当部分を示す。

代理人 大 岩 増 雄



手続補正書(自発)

平成 2 年 4 月 10 日

特許庁長官殿

1. 事件の表示 特願昭 平 1-818018 号

2. 発明の名称

入力回路

3. 補正をする者

事件との関係 特許出願人
住所 東京都千代田区丸の内二丁目2番3号
名称 (601)三菱電機株式会社
代表者 志岐守哉

4. 代理人

住所 東京都千代田区丸の内二丁目2番3号
三菱電機株式会社内
氏名 (7375)弁護士 大岩増雄
(通称先03(213)3421特許部)

5. 補正の対象

明細書の発明の詳細な説明の欄。

6. 補正の内容

(1) 明細書第8頁第7行の「P T r (2) が オン
C、」を「P T r (2) が オンし、」と訂正する。

以上



THIS PAGE BLANK (USPTO)

2025 RELEASE UNDER E.O. 14176